

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-275001

(43)Date of publication of application : 22.10.1993

(51)Int.Cl.

H01J 9/02

(21)Application number : 04-067551

(71)Applicant : CLARION CO LTD

(22)Date of filing : 25.03.1992

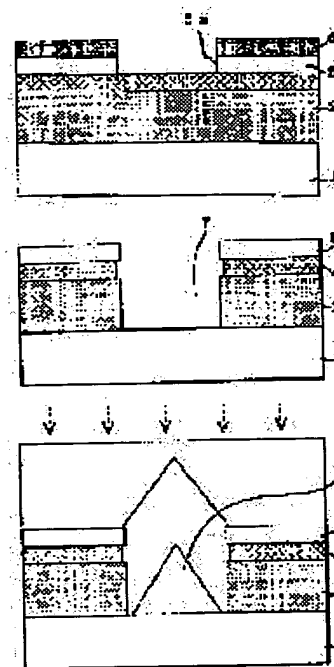
(72)Inventor : TAKAKUNI HIROSHI

## (54) MANUFACTURE OF MICRO ELEMENT

## (57)Abstract:

**PURPOSE:** To provide the manufacturing method of a micro vacuum element, which can manufacture the micro vacuum element on a large substrate without using a device for oblique incident vapor deposition having the complex structure.

**CONSTITUTION:** Vapor deposition is performed so that the electrode material for a cathode 3 enters perpendicularly to a substrate through a hole 5a of a separating layer 5. As the deposition progresses and the electrode material is deposited on a separating layer 5, a diameter of the hole 5a is reduced continuously. The electrode material is deposited on the substrate 1 inside of a cavity 7 through the hole 5a to form a cone-shape cathode 3.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-275001

(43)公開日 平成5年(1993)10月22日

(51)Int.Cl.<sup>5</sup>

H 0 1 J 9/02

識別記号

片内整理番号

F I

技術表示箇所

B 7354-5E

審査請求 未請求 請求項の数1(全 4 頁)

(21)出願番号 特願平4-67551

(22)出願日 平成4年(1992)3月25日

(71)出願人 000001487

クラリオン株式会社

東京都文京区白山5丁目35番2号

(72)発明者 高国 浩

東京都文京区白山5丁目35番2号 クラリ

オン株式会社内

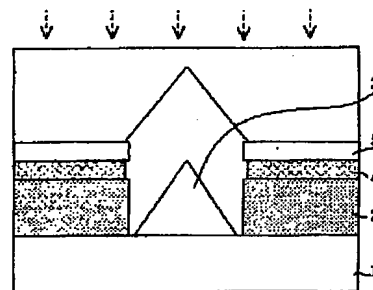
(74)代理人 弁理士 木内 光春

(54)【発明の名称】 微小真空素子の作製方法

(57)【要約】

【目的】 構成が複雑な斜め入射蒸着用の装置を用いることなく、大型の基板上に微小真空素子を作製できる微小真空素子の作製方法を提供する

【構成】 分離層5の穴5aを通して、陰極3となる電極材料を基板に対して垂直に入射するように蒸着を行う。蒸着が進行して分離層5上に電極材料が堆積するにつれて、穴5aの径は連続的に小さくなる。穴5aを通してキャビティ7内の基板1上に電極材料が堆積され、コーン状の陰極3となる。



## 【特許請求の範囲】

【請求項1】 半導体基板上に絶縁層を形成し、

前記絶縁層の上に上部電極層と分離層とを順次形成し、  
前記分離層上にフォトリソグラフ工程を用いてパターン

を形成し、  
前記パターンをレジストマスクとして、前記分離層のエ

ッチングを行い、  
前記パターンを剥離後、前記分離層をマスクとして、前

記上部電極層及び前記絶縁層のエッチングを行うことに

よってキャビティを形成し、

前記キャビティ内に、垂直入射蒸着によって陰極を形成

することを特徴とする微小真空素子の作製方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、微小真空素子の作製方

法に関するものであり、特にSpindt型微小真空素

子のキャビティ（空洞）及び陰極の作製方法に関するも

のである。

【0002】

【従来の技術】半導体素子は、微細化、集積化により著

しくその機能を向上させてきたが、従来の半導体素子で

は固体中を電子が走行するため、真空中を電子が走行す

る真空管に比べて以下のような問題点もある。

【0003】①微細化によって電子の高速化を図って

も、固体中の電子速度の飽和で制限を受ける。

②高温や放射線に弱い。

【0004】このような半導体素子の問題点を克服する

ため、近年では、真空マイクロエレクトロニクスと呼ば

れる半導体集積回路製造技術を用いて作製された、微小

真空素子が注目されている。

【0005】微小真空素子の特徴は、

①真空中を電子が走行するので、超高速素子が実現でき

る。

②高温や放射線に強く、耐環境性が高い。

③微小冷陰極を利用することで、微細で集積化可能な真

空管が実現できる。

④製造技術に半導体素子との適合性があるため、シリコ

ン基板上に半導体素子と微小真空素子との集積化が可

能。

等が挙げられる。

【0006】以上のような利点を有するため、微小真空

素子の利用可能性は非常に高い。特に有望視されている

のが、前述のような特徴を生かした平面型ディスプレイ

への応用である。このような、平面型ディスプレイに用

いられる微小真空素子は、図10に示すようなspindt

型と呼ばれる構造のものが一般的である。

【0007】即ち、基板1上に左右に分かれた絶縁膜2

が配設されていて、左右の絶縁膜2の間に断面が山型の

陰極3が設けられている。更に、左右の絶縁膜2上には

それぞれ上部電極4が配設されている。

【0008】このようなspindt型微小真空素子の

作製方法の従来例を図面に従って説明する。即ち、図6

に示すように、まず基板1上に絶縁膜2を堆積し、更に

絶縁膜2上に上部電極層4となる材料を堆積する。次い

で、上部電極層4の中央部分にキャビティ（空洞）が形

成されるように、フォトリソグラフとフォトレジストを用い

てフォトリソグラフィを行う。同様に、絶縁膜2の層の中

央部分にキャビティが形成されるように、上部電極層4

をマスクとしてエッチングを行う。従って、図7に示す

ように、上部電極層4と絶縁膜2の中央部分を貫いて、

基板1が露出するようなキャビティが形成される。

【0009】次に、図8に示すように、基板1を傾けて

蒸着させる斜め入射蒸着法により、後にエッチングによ

り除去可能な材料によって分離層5を堆積する。斜め入

射蒸着法によれば、吹き付けられる蒸着材料の方向に対

して、基板1が斜めに傾いているので、蒸着材料の基板

1への入射角が小さくなる。このため、蒸着される分離

層5はキャビティ内には堆積されない。従って、分離層

5は上部電極層4上に断面がハの字型の穴5aを伴っ

て、堆積される。

【0010】更に、図9に示すように、分離層5の穴5

aを通して、陰極3となる電極材料を基板に対して垂直

に入射するように蒸着を行う。すると、蒸着が進行して

分離層5上に電極材料が堆積するにつれて、穴5aの径

は連続的に小さくなる。同時に、穴5aを通してキャビ

ティ内の基板1上に電極材料が堆積され、コーン状の陰

極3となる。

【0011】最後に、図10に示すように、上部電極層

4上に堆積した分離層5を除去することによって、分離

層5上に堆積した電極材料を剥離する。分離層5の材料

は、キャビティ内には堆積されていないので、陰極3が

剥離することはない。

【0012】微小真空素子は、電極間距離を正確に規定

できることが望ましいが、前述のような方法によって作

製すれば、上部電極層4のキャビティ部分の中心と陰極

3先端が一致するので、良い特性を得ることができる。

また、微小陰極3を多数配列したもの（エミッタレ

イ）の作製にも適している。

【0013】

【発明が解決しようとする課題】しかしながら、前述し

た従来の微小真空素子の作製方法には、以下の様な欠点

があった。即ち、分離層5を形成するために、基板1を

大幅に傾ける斜め入射蒸着法を用いるので、作製プロセ

ス内に専用の装置を加える必要がある。このため、作製

プロセスが複雑になり、作製効率が悪い。装置自体の構

造も、通常の垂直蒸着装置と比べて複雑とならざるを得

ないので故障が起きやすい。特に大型の基板上に微小真

空素子を作製することが困難になる。

【0014】本発明は、上記の様な従来技術の持つ課題

を解決するために提案されたもので、その目的は、構成

が複雑な斜め入射蒸着用の装置を用いることなく、大型の基板上に微小真空素子を作製できる微小真空素子の作製方法を提供することである。

#### 【0015】

【課題を解決するための手段】上記の目的を達成するために、本発明は、半導体基板上に絶縁層を形成し、前記絶縁層の上に上部電極層と分離層とを順次形成し、前記分離層上にフォトリソグラフ工程を用いてパターンを形成し、前記パターンをレジストマスクとして、前記分離層のエッチングを行い、前記パターンを剥離後、前記分離層をマスクとして、前記上部電極層及び前記絶縁層のエッチングを行うことによってキャビティを形成し、前記キャビティ内に、垂直入射蒸着によって陰極を形成することを特徴とする。

#### 【0016】

【作用】上記の様な構成を有する本発明の作用は次の通りである。即ち、構成が複雑な斜め入射蒸着用の装置を使う必要がなく、通常の垂直入射蒸着用の装置によって効率の良い作製作業を行うことができる。

#### 【0017】

【実施例】本発明の微小真空素子の作製方法の実施例を、図面に従って説明する。なお、従来技術と同一の部材については、同一の符号を付す。

#### 【0018】(1) 実施例の構成

図1に示すように、基板1はシリコンウェハーを素材としている。この基板1の表面を酸化させ、酸化層を絶縁膜2として使用する。絶縁膜2の上にCVD(化学的気相堆積法)によって、多結晶シリコンを材料とする上部電極層4を形成する。上部電極層4の上には、蒸着によって、アルミニウムを材料とする分離層5を堆積させる。

【0019】次に、図2に示すように、分離層5上にフォトリソレジストを塗布し、露光、現像のフォトリソグラフ工程を経てパターン6を形成する。このパターン6をレジストマスクとして、BCl<sub>3</sub>、Cl<sub>2</sub>等の塩素系ガスを使用したRIE(反応性イオンエッチング)によって、アルミニウムの分離層5の中央部を除去し、穴5aを形成する。パターン6剥離後、図3に示すように分離層5をマスクとして、CF<sub>4</sub>、CHF<sub>3</sub>等のフッ素含有系ガスを使用したRIEによって、多結晶シリコンの上部電極層4及び酸化層の絶縁膜2の中央部を除去し、キャビティ7を形成する。この時、アルミニウムはフッ素含有系ガスによってはエッチングされないため、アルミニウム製の分離層5は十分にマスクとして使用することができる。

【0020】更に、図4に示すように、分離層5の穴5aを通して、陰極3となる電極材料を基板に対して垂直に入射するように蒸着を行う。すると、蒸着が進行して分離層5上に電極材料が堆積するにつれて、穴5aの径は連続的に小さくなる。同時に、穴5aを通してキャビ

ティ7内の基板1上に電極材料が堆積され、コーン状の陰極3となる。

【0021】最後に、図5に示すように、上部電極層4上に堆積したアルミニウムの分離層5を除去することによって、分離層5上に堆積した電極材料を剥離する。分離層5の材料は、キャビティ7内には堆積されていないので、陰極3が剥離することはない。

#### 【0022】(2) 本実施例の作用、効果

以上のような構成を有する微小真空素子の作製方法によれば、垂直入射蒸着によって陰極を作製できるので、構成が複雑な斜め入射蒸着用の装置を使用する必要がなく、通常の半導体製造に使用される垂直入射蒸着用の装置をそのまま使用すればよい。つまり、新たな装置を作製工程に組み込む必要もなく、複雑な装置を使用することによって故障の発生率が上昇することもない。従って、簡単に効率良い基板1の製造を行うことができる。

【0023】また、斜め入射蒸着用の装置を使用する場合は基板1を傾けながら作製作業を行う必要があるため、基板1が大型の場合陰極3を作製することが困難であった。しかし、本実施例によれば基板1が大型であっても、垂直入射蒸着用の装置を用いるため、安定した水平状態で、容易に作製作業を行うことができる。

【0024】なお、本発明による微小真空素子は、上述した実施例に限定されるものではなく、具体的な各部材の材質等は適宜変更可能である。

【0025】例えば、分離層5としてアルミニウムではなく窒化シリコンの膜を使用することもできる。また、絶縁膜2のエッチングにフッ酸等によるウェットエッチングを用いることも可能である。

#### 【0026】

【発明の効果】本発明の微小真空素子の作製方法によれば、構成が複雑な斜め入射蒸着用の装置を用いることなく、効率の良い作製作業を行うことができ、更に大型の基板上にも微小真空素子を作製できるという優れた微小真空素子の作製方法を提供することができる。

#### 【図面の簡単な説明】

【図1】本発明の実施例によって作製される微小真空素子を示す断面図。

【図2】本発明の実施例によって作製される微小真空素子を示す断面図。

【図3】本発明の実施例によって作製される微小真空素子を示す断面図。

【図4】本発明の実施例によって作製される微小真空素子を示す断面図。

【図5】本発明の実施例によって作製される微小真空素子を示す断面図。

【図6】従来例によって作製される微小真空素子を示す断面図。

【図7】従来例によって作製される微小真空素子を示す断面図。

(4)

特開平5-275001

6

5

【図8】従来例によって作製される微小真空素子を示す断面図。

【図9】従来例によって作製される微小真空素子を示す断面図。

【図10】従来例によって作製される微小真空素子を示す断面図。

【符号の説明】

1…基板

\*

\* 2…絶縁膜

3…陰極

4…上部電極層

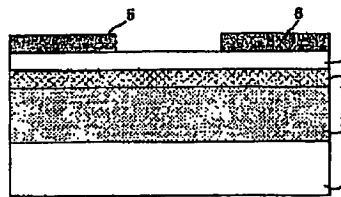
5…分離層

5a…穴

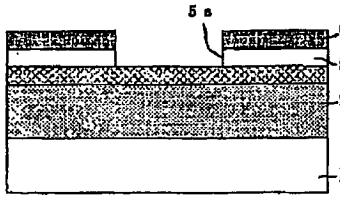
6…パターン

7…キャビティ

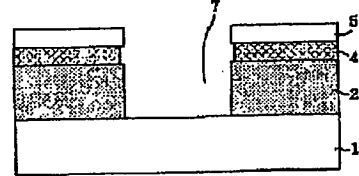
【図1】



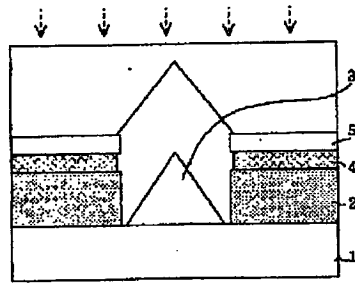
【図2】



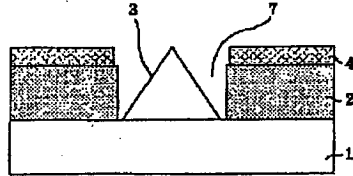
【図3】



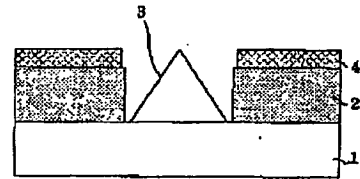
【図4】



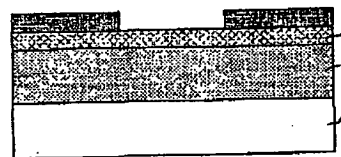
【図5】



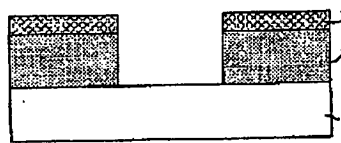
【図10】



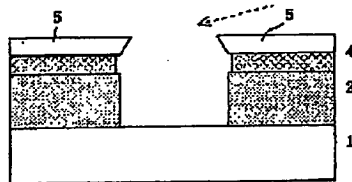
【図6】



【図7】



【図8】



【図9】

